

基于CSPI传输协议的自适应均衡器设计

赵斌, 张裕桦, 王照, 徐枫程

引用本文:

赵斌, 张裕桦, 王照, 等. 基于CSPI传输协议的自适应均衡器设计[J]. *液晶与显示*, 2021, 36(2): 279–286.

ZHAO Bin, ZHANG Yu-hua, WANG Zhao, et al. Adaptive equalizer design based on CSPI protocol[J]. *Chinese Journal of Liquid Crystals and Displays*, 2021, 36(2): 279–286.

在线阅读 View online: <https://doi.org/10.37188/CJLCD.2020-0147>

您可能感兴趣的其他文章

Articles you may be interested in

薄膜晶体管液晶显示器的点对点传输协议

Point-to-point interface protocol for thin film transistor-liquid crystal display

液晶与显示. 2020, 35(4): 334–340 <https://doi.org/10.3788/YJYXS20203504.0334>

结合形态学和 Canny 算法的红外弱小目标检测

Infrared small target detection based on adaptive Canny algorithm and morphology

液晶与显示. 2016, 31(8): 793–800 <https://doi.org/10.3788/YJYXS20163108.0793>

哈特曼波前探测器电子倍增增益的自适应控制方法

Adaptive control of EMCCD gain in Hartmann wavefront sensor

液晶与显示. 2017, 32(2): 124–131 <https://doi.org/10.3788/YJYXS20173202.0124>

基于广义线性系统和非锐化掩膜的图像增强算法

Image enhancement algorithm based on generalized linear system and unsharp masking

液晶与显示. 2016, 31(10): 973–982 <https://doi.org/10.3788/YJYXS20163110.0973>

多路基于TLK2711高速串行图像数据的传输系统

Design of multi channel high-speed serial image data transmission system based on TLK2711

液晶与显示. 2017, 32(10): 815–821 <https://doi.org/10.3788/YJYXS20173210.0815>

文章编号:1007-2780(2021)02-0279-08

基于 CSPI 传输协议的自适应均衡器设计

赵斌^{1,2}, 张裕桦², 王照², 徐枫程^{2*}

- (1. 华南理工大学 电子与信息学院, 广东 广州 510640;
2. TCL 华星光电技术有限公司, 广东 深圳 518107)

摘要:为了解决高速传输速率下信号在信道传输中遇到的衰减问题,本文介绍一种工作在 1.5 GHz 下,使用误差反馈的 Rx(Receiver)端自适应均衡器设计。为缩短收敛时间,应用了基于离散信号处理的均衡器。二进制随机序列(PRBS)作为训练数据,首先进入均衡滤波器以获得高频增益补偿,然后在采样分割单元被采样并获得陡峭的上升下降特性,最后进入到比较器中。与传统比较器原理不同,该比较器具有内部寄存器用来存储输入信号,将其与期望值比较返回误差。误差通过反馈回路对增益系数进行提升,不断迭代获得可用增益值,从这些可用值中取中位数作为最优增益。若无法找到合适增益值,将向发送器 Tx(Transmitter)传输信号增加预加重增益,然后接收器 Rx 再次进行自适应迭代。最后,向 Tx 反馈增益系数。增益补偿范围为 1~16 dB。该设计在使用 CSPI 协议的 165.1 cm(65 in)8 K 机种上实验,在 Tx 读取的反馈值证实了设计的有效性。满足在高传输速率下,Rx 能够不失真地接收并还原 CSPI 协议数据。

关键词:误差反馈;离散信号处理;自适应均衡器

中图分类号:TN919 **文献标识码:**A **doi:**10.37188/CJLCD.2020-0147

Adaptive equalizer design based on CSPI protocol

ZHAO Bin^{1,2}, ZHANG Yu-hua², WANG Zhao², XU Feng-cheng^{2*}

- (1. *College of Electronic and Information Engineering, South China University of Technology, Guangzhou 510640, China;*
2. *TCL China Star Optoelectronics Technology Co., Ltd., Shenzhen 518107, China*)

Abstract: In order to solve the signal attenuation through channel at high data rate, a 1.5 GHz adaptive equalizer using error feedback at Rx(Receiver) is introduced. An equalizer based on discrete signal process is applied to reduce convergence time. Firstly, PRBS used as the training data will be transported to the equalizer filter for high frequency compensation. Then it is sampled and sliced by the S/H circuit and slicer to obtain steep rising and falling characteristics. Finally, it is sent to a comparator which is different with conventional comparator. There is an internal register in proposed comparator to store input signal. Error between input and desired value will be fed back through the closed loop to increase equalizer boosting gain. After several times iteration, useable gains are acquired and the median is selected as the optimal gain. If no suitable gain is found, Tx(Transmitter) will increase pre-emphasis setting and adaptive iteration progress at Rx repeats. Finally, the setting gain will be sent to inform Tx. The compensation range is from 1 to 16 dB. An experiment at 165.1 cm(65 in) 8 K module

收稿日期:2020-06-11;修订日期:2020-09-06.

* 通信联系人, E-mail: xufengcheng@tcl.com

using CSPI protocol is carried out, where the validity of the proposed design is verified by feedback setting at Tx. The requirement that CSPI protocol data could be received and recovered without distortion by Rx at high data rate is met.

Key words: error feedback; discrete signal process; adaptive equalizer

1 引言

由于 TFT-LCD 显示在尺寸、分辨率和刷新率方面的飞速发展,大量信号的快速传输要求使得高速串行传输逐渐取代传统的并行传输。CSPI 是一种点对点高串行速传输协议,在超高清显示(UHD)中有着优秀的表现^[1]。然而随着高分辨率(*e.g.* 8 K)和高刷新率(*e.g.* 120 Hz)面板需求的出现,使得串行通道的数据传输速率急速上升。由于趋肤效应和介电损失的存在,高速数据在通过信道(*e.g.* FR-4)时,不可避免地出现幅值衰减和码间干扰(ISI)等问题。为了解决这种与频率强相关的信号损失问题,发送器 Tx(Transmitter)使用预加重技术^[2-3](Pre-emphasis)提前对可能遭受损失的频段进行增强,接收器 Rx(Receiver)使用均衡器技术^[4-5](EQ)对接收信号中已损失的频段进行补偿。通常来说,二者的增益值是由人根据信号眼图质量手动进行更改的。在 TFT-LCD 调试中,PVT(Process Voltage Temperature)的存在使得相同产品不同个体的最优增益值有差别^[6]。因此在大规模制造时,自适应调节将替代手动调节。

在系统层次,针对 Rx 的自适应设计方法可以被分类为两种:前馈均衡器(FFE)和决策反馈均衡器(DFE)。FFE 占用面积和能耗较小,然而由于缺少反馈,均衡器增益也将施加于噪声,系统的信噪比(SNR)变差。DFE 可以改善 SNR 问题,但操作速率被反馈环延时所限制^[7]。在信号处理层次,均衡方式可以被分类为两种:连续信号均衡和离散信号均衡。连续信号均衡的实现独立于时钟恢复机制之外,不受其影响^[8]。离散信号均衡的实现需要恢复时钟信号参与采样,有高速处理能力。因采样时钟信号是由高速串行信号恢复所得,则由于高频衰减问题,恢复时钟本身的精确性难以确保,均衡器工作不稳定^[9]。本文提出

把伪随机二进制序列(PRBS)作为训练数据,使用 DFE,并以离散信号均衡的方式进行自适应调整的均衡器设计。在 Rx 至 Tx 方向架设单向低速通道,在初期无法获得较为精确的时钟信号时告知 Tx 提升预加重增益,由此解决离散信号均衡方式中恢复时钟不精确带来的问题。

2 信道特性

为了量化信道对信号的幅值衰减作用,必须先对信道本身的特性有所了解。图 1 为传输模型。

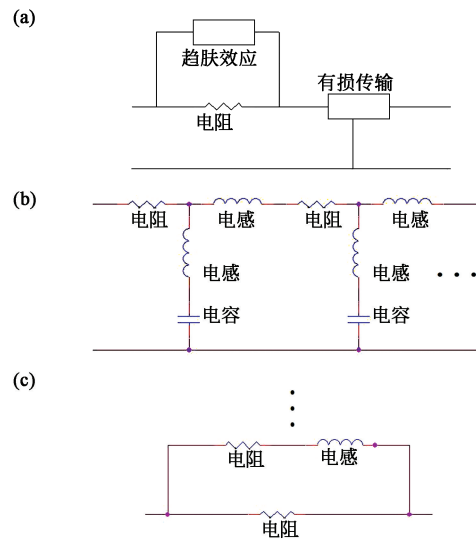


图 1 (a) 传输模型;(b)有损传输模型;(c)趋肤效应模型。

Fig.1 (a) Transmission module;(b) Lossy transmission module;(c) Skin effect module.

在信道(*e.g.* RG-58,FR-4)上的信号损失取决于信号的频率和信道的长度,高频下损失函数由式(1)表示^[10]:

$$\text{Loss}(f) = \exp(-kl\sqrt{f}), \quad (1)$$

其中 $\text{Loss}(f)$ 表示损失函数, k 表示趋肤效应系数, l 表示信道长度, f 表示信号频率。信号在信道长度为 3 000 mil 的 FR-4 板上的衰减如图

2(a)所示。对于工作频率在 1.5 GHz 的信号,衰减为 8 dB。如图 2(b)所示,此时眼图质量差,Rx 端不足以准确还原信号。

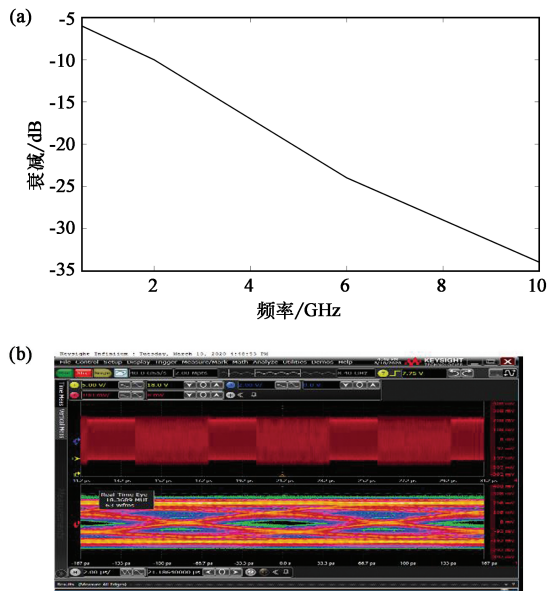


图 2 (a) 3 000 mil FR-4 下的信号衰减;(b) 1.5 GHz 工作频率下的眼图。
Fig.2 (a) Signal attenuation at 3 000 mil FR-4; (b) Eye diagram at 1.5 GHz.

3 自适应均衡器设计方案

3.1 自适应均衡器架构

自适应均衡器的总体设计如图 3 所示。均衡滤波器起到高频增益的作用;采样分割负责将经过增益的信号转化为标准二进制代码输出^[11];比较器通过比较实际输入与理想值,计算误差。比较器控制反馈回路更新滤波器增益。

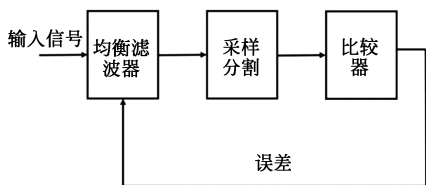


图 3 自适应均衡器架构图
Fig.3 Structure of adaptive equalizer

3.2 均衡滤波器

图 4(a)为均衡滤波器,为受到衰减的高频信号提供增益。为了获得更大的带宽与增益,采用

串联多个均衡滤波器的做法。图 4(b)为电容阵列(即图 4(a)中的可变电容部分),根据反馈误差转换的档位决定接入电路的电容值。本文采用 4 bit~16 档位可选机制,每一个档位补偿 1 dB 增益。

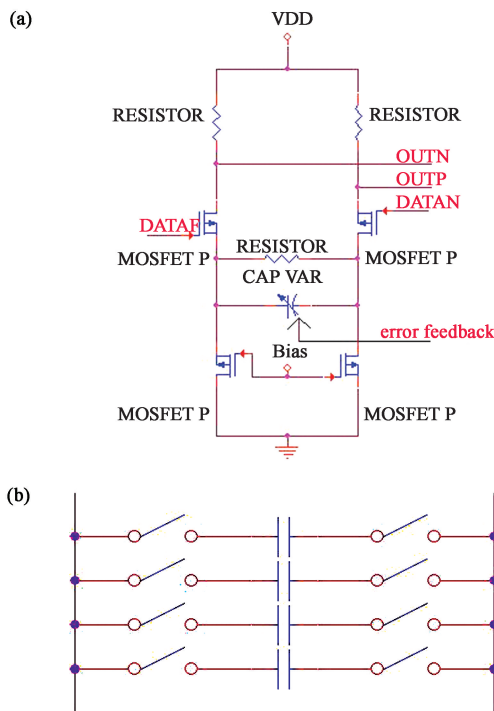


图 4 (a) 均衡滤波器;(b) 电容阵列。
Fig.4 (a) Equalizer filter;(b) Capacitor array.

3.3 采样与分割

采样时钟信号由 Tx 端锁相环模块产生,抵消差分信号耦合。信号眼图的中央进行采样,并保持采样结果一段时间直到分割器完成工作。分割器作用与鉴幅器原理相同,使得信号具有较陡峭的上升下降沿,方便比较器获得精确的比较结果。

3.4 比较器

比较器实际为一个数据处理单元,如图 5 所示。在进行自适应调整期间,Rx 接受的数据均为 PRBS 码,码型已经由生成多项式决定,因此在理想值寄存器中可存入 Tx 送出数据的理论值。在计算得到实际输入与理想输入的误差后,比较器向驱动 IC 设定寄存器查询误差阈值。若误差超过设定阈值,则向均衡滤波器发出增加增益档位的需求;若没有超过,也会发出增加档位需求,同

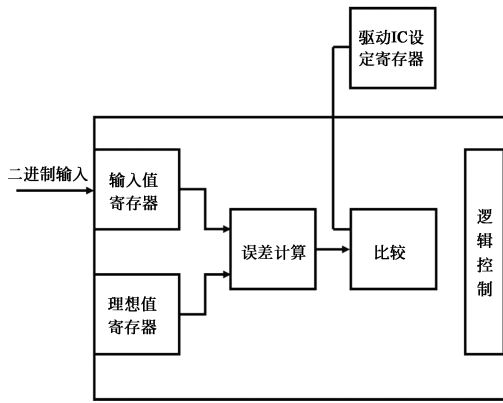


图 5 比较器框图

Fig.5 Diagram of comparator

时将该档位记录为可用档位。

4 基于 CSPI 的应用

4.1 系统结构

基于 CSPI 协议的系统架构图如图 6 所示，自适应设计位于源驱动芯片 (Source IC) Rx 端。在系统开机时，时序控制器 (Tcon) Tx 端通过差分信号线 DATA P/N 向 Source IC 传输训练协议，source IC 依次进行自适应调节。在调节过程中，source IC 通过 LS 信号线与 Tcon 完成预加重 (Pre-emphasis) 和均衡器 (Equalizer, EQ) 的协同调节，通过 FBD-Link 信号线告知 Tcon 当前 EQ 状态。当所有 source IC 完成自适应调节后，系统进入正常显示模式。

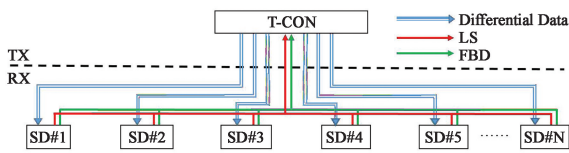


图 6 基于 CSPI 的系统架构图

Fig.6 Systematic structure based on CSPI

4.2 系统自适应调节机制

系统自适应调节机制如图 7 所示。系统的自适应调节包含 Tcon 到 source IC 以及 source IC 到 Tcon 两种数据发送机制。根据发送数据的主体，系统自适应调节机制又分为训练机制和回传机制。

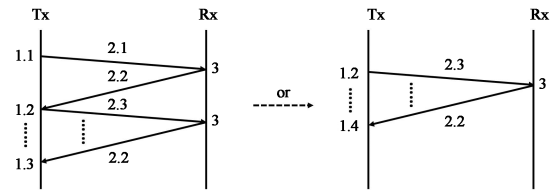


图 7 系统自适应调节机制

Fig.7 System adaptive adjustment mechanism

4.2.1 训练机制

图 8 是自适应调节训练机制。开机时 Tcon 通过差分信号线发送 CT 信号给所有 source IC，使其建立内部时钟^[1]。成功后，LS 信号被拉至高电位，Tcon 发送 CMD_S 信号通知 source IC 准备接受 PRBS 码，source IC 通过 PRBS 训练找到最佳 EQ 设定。如果 source IC 无法找到任何最佳设定或突然受到外部干扰导致 Rx 接收状态失锁^[1]，则将 LS 拉至低电位，通知 Tcon 增加预加重，同时重新发送 CT。source IC 将重复之前步骤直到找到最佳 EQ，此时 source IC 通过 FBD-LINK 告知 Tcon 现在的设置档位。Tcon 向下一颗 source IC 重复以上步骤。

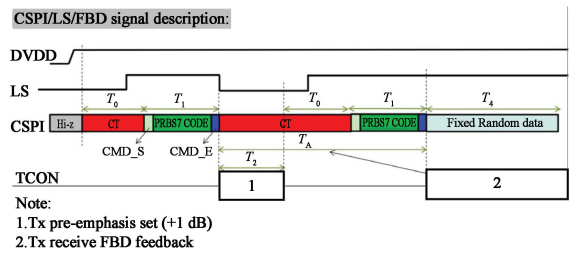


图 8 训练机制

Fig.8 Training mechanism

训练码内容如表 1 所示。由于 LS 与 FBD-LINK 存在多个子机复用的情况，如表 2 所示，对于协议中各段代码的时间长度有最小值的要求，这样可以保证 source IC 在训练和回传时留有时间裕量，提高系统的稳定性。其中， T_2 仅与 Tx 端相关，无最小值要求。

表 1 训练码
Tab.1 Training code

Bit	[0]	[1]	[2]	[3]	[4]	[5]	[6]	[7]	[8]
CT	1	0	0	0	0	1	1	1	1
CMD_S	0	0	0	0	0	1	1	1	1
CMD_E	1	1	0	0	0	1	1	1	1
PRBS7	Prbs[0]	Prbs[1]	Prbs[2]	0	0	1	1	Prbs[3]	Prbs[4]
PRBS7	Prbs[5]	Prbs[6]	Prbs[7]	0	0	1	1	Prbs[8]	Prbs[9]
PRBS7	0	0	1	1

表 2 训练码最小时间要求
Tab.2 Training code minimal time requirement

T	NAME	Period	Note
T_0	CT	$>100 \mu s$	Training clock period
T_1	EQ_Training	$>300 \mu s$	$(1/\text{data rate}) \times 127(\text{sample}) \times 64(\text{cycle}) \times 16(\text{setting}) \times 9/5$
T_2	Tcon setting time	N/A	Tx pre-emphasis setting time
T_3	FBD linking	$>100 \mu s$	One source feedback time
T_4	Fixed random data	$>10 \mu s$	

4.2.2 回传机制

如图 9 所示,source IC 通过 FBD-LINK 信号线向 Tcon 回传当前 EQ 设定的机制。FBD-LINK 回传协议由 idle、preamble、header、data、end 组成。

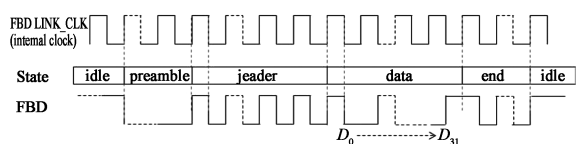


图 9 FBD-LINK 回传机制

Fig.9 FBD-LINK feedback mechanism

表 3 回传码
Tab.3 Feedback code

state	Length/bit	value	Manchester coding
Idle	X	1	NO
Preamble	8	0	NO
Header	8	0	YES
Data	32	D0~D31	YES
end	4	0	YES

如表 3 所示,header、data 与 end 采用曼彻斯特编码方式。由于这 3 个部分可能存在长时间电平不跳变的情况,使用具有自定时功能的曼彻斯特编码可以防止同步时钟的丢失以及低频直流漂移造成的比特错误。Data 部分内容决定 EQ 设定。在 32 位 Data 中,前 16 位用于表示可用 EQ 设定,17~20 位用于表示最终的 EQ 设定,其余位无内容,默认为 0,用于满足 FBD 最小时间要求。此处,我们选择将可用 EQ 设定中的中位数作为最终档位,因为增益与信号改善效应的关系可概括成二次项系数为负的二次函数,通常情况下中位数档位最接近拐点。注意,当预加重值与 EQ 值都为最大值仍不能满足要求时(即无合适档位可选),source IC 将默认设置为第 8 档位。此时表明仅从信号本身进行加强已无法弥补信道带来的损耗,需要同时优化改善信道设计。如表 4 所示,Data 的 0~15 位每一位对应 EQ 增益的一个档位。0 为不通过(Fail),1 为通过(Pass)。

表 4 Data 与 EQ 联系

Tab.4 Relation between Data and EQ

EQ gain level	PRBS check result
0 dB	$D_0 = 0(\text{Fail}), 1(\text{Pass})$
1 dB	$D_1 = 0(\text{Fail}), 1(\text{Pass})$
2 dB	$D_2 = 0(\text{Fail}), 1(\text{Pass})$
3 dB	$D_3 = 0(\text{Fail}), 1(\text{Pass})$
4 dB	$D_4 = 0(\text{Fail}), 1(\text{Pass})$
5 dB	$D_5 = 0(\text{Fail}), 1(\text{Pass})$
6 dB	$D_6 = 0(\text{Fail}), 1(\text{Pass})$
7 dB	$D_7 = 0(\text{Fail}), 1(\text{Pass})$
8 dB	$D_8 = 0(\text{Fail}), 1(\text{Pass})$
9 dB	$D_9 = 0(\text{Fail}), 1(\text{Pass})$
10 dB	$D_{10} = 0(\text{Fail}), 1(\text{Pass})$
11 dB	$D_{11} = 0(\text{Fail}), 1(\text{Pass})$
12 dB	$D_{12} = 0(\text{Fail}), 1(\text{Pass})$
13 dB	$D_{13} = 0(\text{Fail}), 1(\text{Pass})$
14 dB	$D_{14} = 0(\text{Fail}), 1(\text{Pass})$
15 dB	$D_{15} = 0(\text{Fail}), 1(\text{Pass})$

FBD-LINK 有两个作用：(1)帮助判断自适应机制是否正常工作。在实际系统中,无法对 IC 内部的 Rx 端对经过 AEQ 后的信号进行测量。因此需要借助 FBD-LINK 的回传机制来判断系统设计的有效性。若 Tx 端接收不到回传值或者接收到的回传值内容不符合设计原理要求,则证明系统设计失效。(2)下一颗 D-IC 自适应调节的使能。LS 为多子机复用,使用同一根 LS 信号线的 source IC 无法同时进行 EQ 训练,否则存在总线竞争。因此,对于 one-by-one 训练的系统来说,FBD-LINK 起到告知 Tx 当前 IC 已完成训练需要启动下一颗 IC 训练的作用。

5 实验结果与分析

如图 10 所示,分别选取信号走线最短和最

长的两端 D-IC 进行 FBD-LINK 回传信号读取。根据系统设计原理,A 端信道传输距离最短,信号衰减低,FBD-LINK 返回的 EQ 设定中,较小的档位也能通过,通过的档位数较多,最后在通过档位中选取中位数作为 EQ 设定。B 端信道传输距离最长,信号衰减高,FBD 返回的 EQ 设定中,只有一定增益以上的档位可以通过,通过的档位数较少,最后在通过档位中选取中位数作为 EQ 设定。

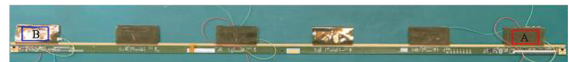


图 10 PCB 板量测

Fig.10 Measurement on PCB

图 11(a)、(b)分别为 D-IC A 和 B 位置量测的 FBD 反馈信号。将其中 Data 的内容转化为表 5 与表 6。A 端所有档位通过,设定值为第 9 档。B 端 4~16 档通过,设定为第 10 档。实测档位选择符合设计理论,证明自适应均衡器工作正常。

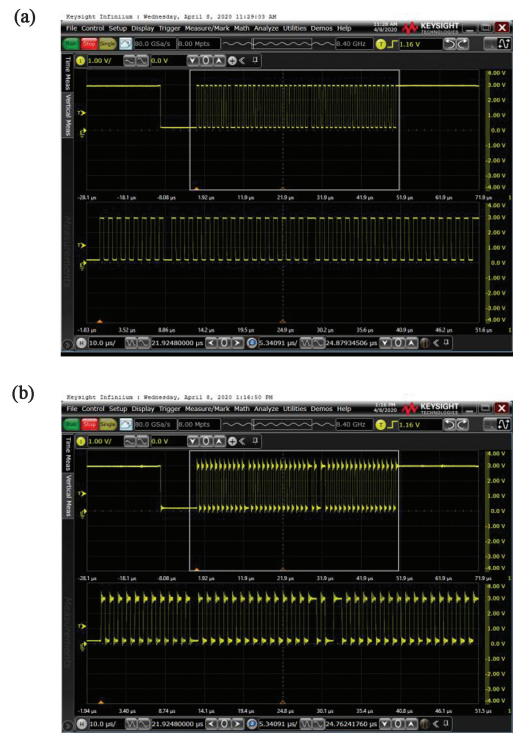


图 11 (a) D-IC A FBD 信号量测;(b) D-IC B FBD 信号量测。

Fig.11 (a) FBD signal measurement of D-IC A;(b) FBD signal measurement of D-IC B.

表 5 A 端 EQ 档位状态及选择

Tab.5 EQ setting & state at A

档位	状态	选定
D_0	Pass	
D_1	Pass	
D_2	Pass	
D_3	Pass	
D_4	Pass	
D_5	Pass	
D_6	Pass	
D_7	Pass	
D_8	Pass	✓
D_9	Pass	
D_{10}	Pass	
D_{11}	Pass	
D_{12}	Pass	
D_{13}	Pass	
D_{14}	Pass	
D_{15}	Pass	

续 表

档位	状态	选定
D_3	Pass	
D_4	Pass	
D_5	Pass	
D_6	Pass	
D_7	Pass	
D_8	Pass	
D_9	Pass	✓
D_{10}	Pass	
D_{11}	Pass	
D_{12}	Pass	
D_{13}	Pass	
D_{14}	Pass	
D_{15}	Pass	

表 6 B 端 EQ 档位状态及选择

Tab.6 EQ setting & state at B

档位	状态	选定
D_0	NG	
D_1	NG	
D_2	NG	

6 结 论

本文提出一种基于 CSPI 协议的自适应均衡器设计。在 Rx 设计层面,DFE 的引入消除了噪声带来的影响,离散信号处理的均衡方式改善了反馈引入后的延时效应。在系统层面,加入 FBD-LINK 机制以解决对信号采样时采样时钟精确性的问题。最后在实验中通过检查 Tx 端的回读值证明了系统的有效性。该设计补偿了高频信号的衰减,对于 Rx 端准确恢复高速信号有重要意义。

参 考 文 献:

[1] 赵斌,周明忠,张裕桦,等.薄膜晶体管液晶显示器的点对点传输协议[J].液晶与显示,2020,35(4):334-340.
ZHAO B, ZHOU M Z, ZHANG Y H, *et al.* Point-to-point interface protocol for thin film transistor-liquid crystal display [J]. *Chinese Journal of Liquid Crystals and Displays*, 2020, 35(4): 334-340. (in Chinese)

[2] DALLY W J, POULTON J. Transmitter equalization for 4-Gbps signaling [J]. *IEEE Micro*, 1997, 17(1): 48-56.

[3] FARJAD-RAD R, YANG C K K, HOROWITZ M A, *et al.* A 0.4- μm CMOS 10-Gb/s 4-PAM pre-emphasis serial link transmitter [J]. *IEEE Journal of Solid-State Circuits*, 1999, 34(5): 580-585.

[4] GOTOH K, TAMURA H, TAKAUCHI H, *et al.* A 2B parallel 1.25 Gb/s interconnect I/O interface with self-configurable link and plesiochronous clocking [C]//*Proceedings of 1999 IEEE International Solid-State Circuits Conference. Digest of Technical Papers*. San Francisco, CA, USA: IEEE, 1999: 180-181.

[5] KUDOH Y, FUKAISHI M, MIZUNO M. A 0.13- μm CMOS 5-Gb/s 10-m 28AWG cable transceiver with no-feed-back-loop continuous-time post-equalizer [J]. *IEEE Journal of Solid-State Circuits*, 2003, 38(5): 741-746.

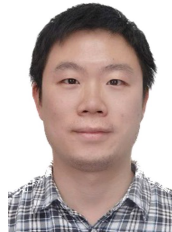
[6] HWANG S, JUNG I, SONG J, *et al.* A 5.4 Gb/s adaptive equalizer with unit pulse charging technique in 0.13 μm

- CMOS [C]//*Proceedings of 2012 IEEE International Symposium on Circuits and Systems*. Seoul, South Korea: IEEE, 2012: 1959-1962.
- [7] SEO J C, KIM T H, AN T J, *et al.* A high-speed adaptive linear equalizer with ISI level detection using periodic training pattern [C]//*Proceedings of 2012 International SoC Design Conference*. Jeju Island, South Korea: IEEE, 2012: 419-422.
- [8] SHAKIBA M H. A 2.5 Gb/s adaptive cable equalizer [J]. *Digest of Technical Papers of the Solid State Circuits Conference*, 1999, 1(1): 396-397.
- [9] CHOI J S, HWANG M S, JEONG D K. A 0.18- μm CMOS 3.5-Gb/s continuous-time adaptive cable equalizer using enhanced low-frequency gain control method [J]. *IEEE Journal of Solid-State Circuits*, 2004, 39(3): 419-425.
- [10] YEN C S, FAZARINC Z, WHEELER R L. Time-domain skin-effect model for transient analysis of lossy transmission [J]. *Proceedings of the IEEE*, 1982, 70(7): 750-757.
- [11] CAO W D, WANG Z Q, LI D M, *et al.* A 40 Gb/s adaptive equalizer with amplitude approaching technique in 65nm CMOS [C]//*Proceedings of IEEE International Conference on Electron Devices and Solid-State Circuits*. Singapore: IEEE, 2015.

作者简介:



赵斌(1978—),男,内蒙古乌海人,博士研究生,高级工程师,2003年于燕山大学获得硕士学位,主要研究方向为图像处理、高速信号处理。E-mail: csotzhaobin@tcl.com



徐枫程(1987—),男,湖南衡阳人,学士,2010年于湘潭大学获得学士学位,主要从事 TFT-LCD 液晶行业产品电路设计及驱动研究。E-mail: xufengcheng@tcl.com